# CTA大口径望遠鏡初号機用カメラの試験状況と 2号機以降用読み出し回路の開発

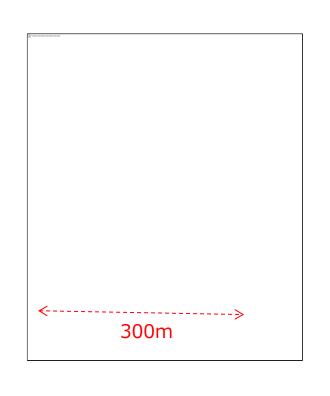
**野崎誠也、**窪秀利、今野裕介、齋藤隆之、谷川俊介、増田周(京大理)、石尾一馬、大岡秀行、櫻井駿介、高橋光成、手嶋政廣、中嶋大輔、林田将明、Daniela Hadasch、Daniel Mazin(東大宇宙線研)、猪目祐介、岸田柊、山本常夏(甲南大理工)、奥村曉(名大ISEE)、折戸玲子(徳島大理工)、片桐秀明、吉田龍生、Dang Viet Tan(茨城大理)、木村颯一朗、櫛田淳子、辻本晋平、友野弥生、西嶋恭司(東海大理)、郡司修一、中森健之、武田淳希(山形大理)、小山志勇(ISAS/JAXA)、田中真伸(KEK素核研)、寺田幸功、永吉勤、西山楽(埼玉大理工)、馬場彩(東大理)、他CTA-Japan consortium、池野正弘,内田智久(KEK素核研、Open-It)

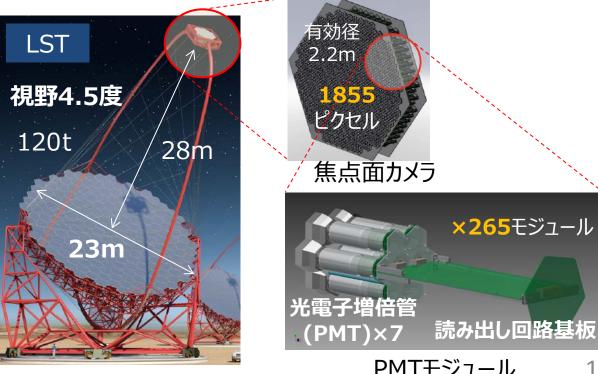




## CTA大口径望遠鏡(LST)

- CTAでは、高エネルギーγ線による大気シャワーで生成した電子・陽電子が発する チェレンコフ光を複数の望遠鏡で観測
- LSTは20GeV-1TeVに焦点を当てた口径23mの望遠鏡
- 南北サイトに4台ずつ設置し、全天観測
- LST初号機@北サイト(スペイン・ラパルマ)は今年11月にファーストライトを迎える





×265モジュール

### PMTモジュールの構成

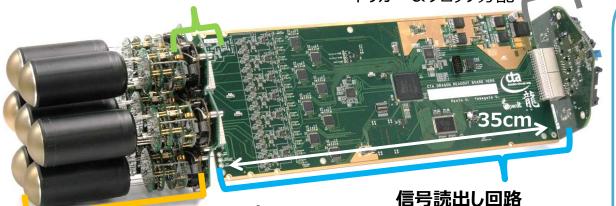
- ・チェレンコフ光のパルス幅…2-3nsec
- ・平均で約3-4nsecに1回の割合で 夜光バックグラウンドが入射してしまう

#### スローコントロール ボード

- ·PMT HV制御
- ・テストパルス生成 etc

#### バックプレーン ボード

- ·24V電源供給
- ・トリガー&クロック分配



#### **PMTユニット**

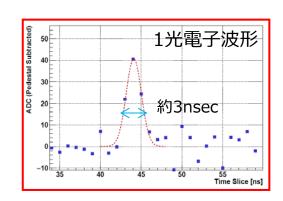
1モジュールあたり7本

・ピクセルサイズ: 0.1度、50mm

**PMTユニット** 

·時間分解能:1.3ns以下

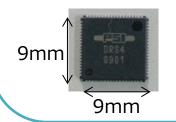
PMTユニット内に ・CW-HV回路 ・プリアンプ も備えている



#### 信号読出し回路

アナログメモリASIC"DRS4"を採用

- ・1GHz高速サンプリング
- →夜光バックグラウンドを 効果的に排除
- ・アナログメモリ&低速ADC読出し
- →低消費電力(約130mW/PMT1ch)
- ・4µsecのメモリ深さ



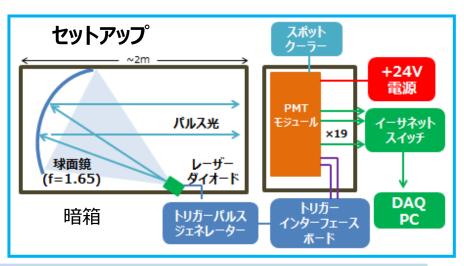
PSI研究所が MEG実験用 に開発

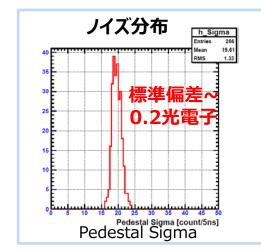
~2016年6月 19モジュール での試験@日本

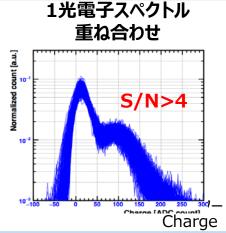
PMTと読出し回路単体での全数品質管理はすでに完了 19モジュール(133ピクセル)で構成される1/14モデルの ミニカメラでの試験を2回行い、38モジュールの性能評価を行った



PMTモジュール×19(133ピクセル)







- 他の試験項目 -
- ・リニアリティ測定
- ·印加電圧vs増幅率 測定
- ・LevelO・Level1トリガーレート測定 etc

試験した38モジュールすべて要求値を満たすことを確認

2016年7月~

35モジュール での試験@スペイン





日本での19モジュールミニカメラ試験を行ったもののうち、 35モジュールをCIEMAT(スペイン)に輸送し、 LST用カメラ筐体を用いて、トリガー関係の試験を行った

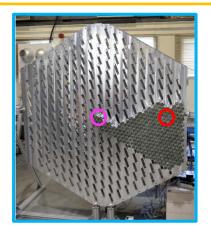
#### トリガー

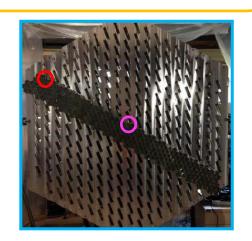
(1)各ピクセルと、隣り合う6つのピクセルの信号を組み合わせて、各ピクセルでトリガー信号を生成



カメラ中心の ピクセル

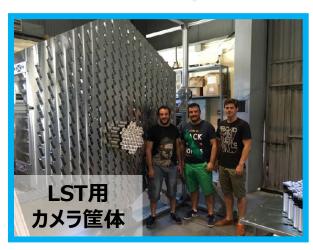
トリガー インターフェース ボード





2016年7月~

35モジュール での試験@スペイン



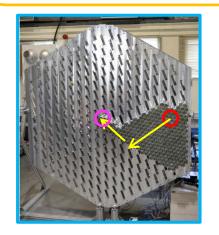


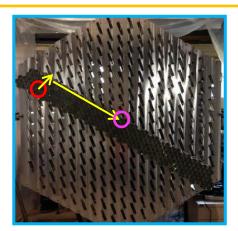
日本での19モジュールミニカメラ試験を行ったもののうち、 35モジュールをCIEMAT(スペイン)に輸送し、 LST用カメラ筐体を用いて、トリガー関係の試験を行った

#### トリガー

(2)トリガー信号を、カメラ中心のピクセルを経由し、 トリガーインターフェースボードに伝達







2016年7月~

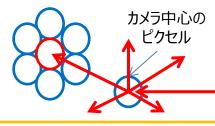
35モジュール での試験@スペイン



日本での19モジュールミニカメラ試験を行ったもののうち、 35モジュールをCIEMAT(スペイン)に輸送し、 LST用カメラ筐体を用いて、トリガー関係の試験を行った

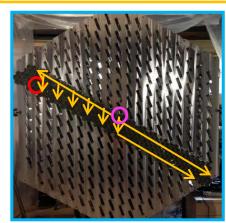
#### トリガー

(3)トリガーインターフェースボードからカメラ中心のピクセルを経由して、全ピクセルにトリガーを分配



トリガー インターフェース ボード





2017年1月-5月

19モジュール単位で 245モジュールを試験 @現地機関(IAC(スペイン)) 6-8月

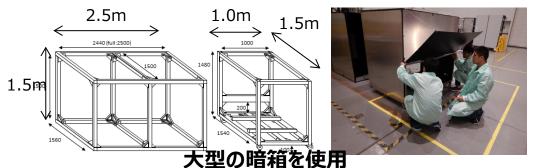
カメラ統合試験 @IFAE(スペイン) 10月下旬

望遠鏡への取り付け

2017年11月 ファーストライト 予定

PMT、回路基板を現地機関(IAC(スペイン))に輸送し、 モジュールの組み立て&19モジュール単位での試験を行っている





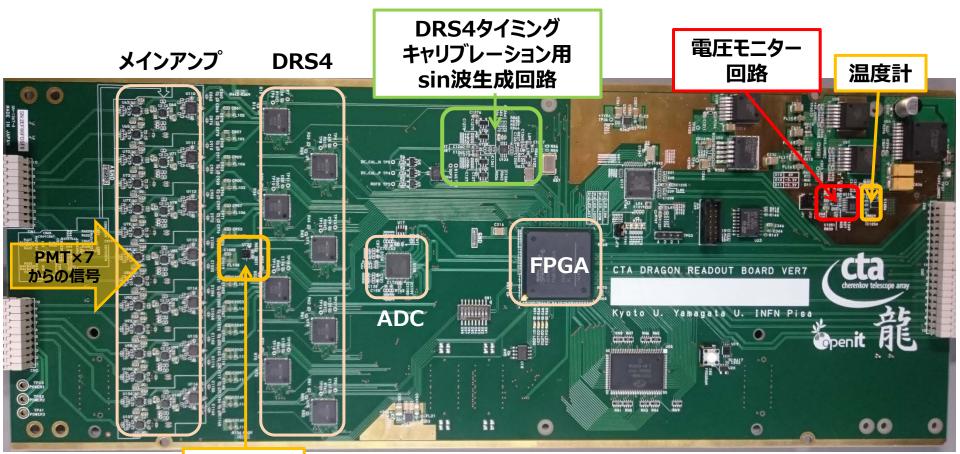
LST用トリガーインターフェースボード(TIB)



- -試験項目-
- ・LST用TIBを用いたデータ取得試験
  - ・ペデスタル測定
  - ・リニアリティ測定
  - ·印加電圧vs增幅率 測定
    - ・1光電子スペクトル測定
- ・Level0,Level1トリガーレート測定

## LST2号機以降用読出し回路の開発

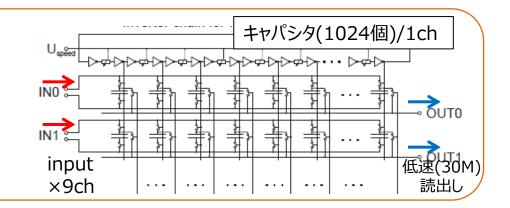
- LST2-8号機用の読み出し回路基板の試作機を作成し、試験中
  - アナログメモリDRS4のタイミングキャリブレーション用sin波生成回路の追加
  - 温湿度センサー&電圧モニター回路の追加



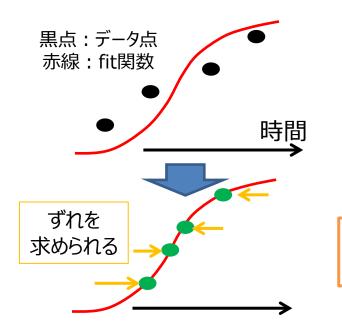
## DRS4タイミングキャリブレーション

### アナログメモリ"DRS4"チップ

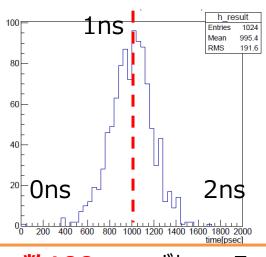
- ・1024個×9chのスイッチトキャパシタアレイ
- 1nsecごとにスイッチON/OFF切替え (1GHzサンプリング時)
- →スイッチ切替え時間にばらつきが存在する



### 2-8号機用読み出し回路では sin波生成回路を搭載

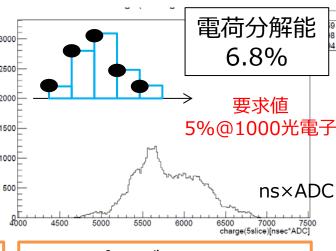


### サンプリング時間間隔



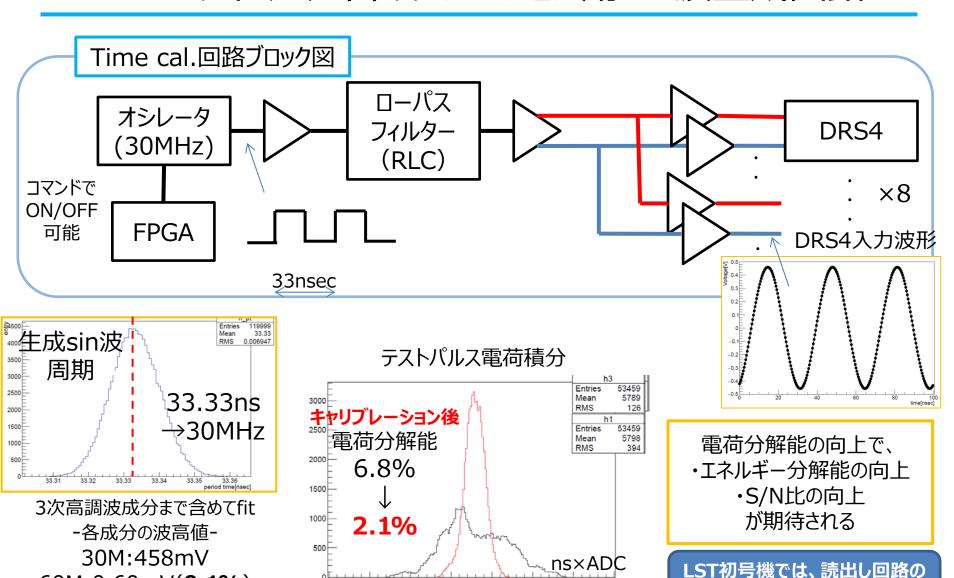
数100psecずれている セルが存在する

#### テストパルス電荷積分



サンプリング時間間隔のキャリブレーションが必要

## DRS4タイミングキャリブレーション用sin波生成回路



6000

charge(5slice)[nsec\*ADC]

60M:0.60mV(**0.1%**)

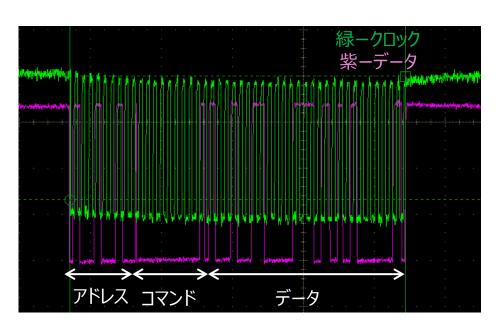
90M:3.77mV(**0.8**%)

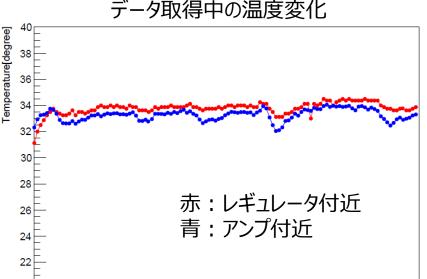
10

外付け回路を用いて較正を行う

### 温湿度センサー&電圧モニター回路

FPGAを経由して温湿度、電圧情報を取得





### その他の変更点

- ・基板上のLEDのON/OFF機構の追加
- ・FPGAデバッグ用ユニバーサルピン追加
- ・24V用バイパスコンデンサーのサイズ縮小
- ・治具取付用穴の位置の修正 etc...

来年度中にLST2,3,4号機 (北サイト)用基板を 約1000枚量産予定 time[min]

### まとめ

- 19モジュールで構成される<sup>1</sup>/<sub>14</sub>モデルのミニカメラを用いて、各 PMTモジュールの性能評価を行う
- CIEMAT (スペイン) では初号機用カメラ筐体を用いた試験を、IAC (スペイン) ではミニカメラを用いた全245モジュールの性能評価を行っており、2017年11月のファーストライトに向けた準備が進められている
- LST2-8号機搭載用読み出し回路の開発を行っており、新たに 追加したアナログメモリDRS4チップのタイミングキャリブレーション回 路を用いることで電荷分解能を改善できることを示した
- 来年度中にLST2,3,4号機(北サイト)用に約1000枚の読み出し回路基板を量産する予定である